

10.09889

DOCKET NO.: 259178US6XPCT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Kotaro TAKAGI
SERIAL NO.: NEW U.S. PCT APPLICATION
FILED: HERewith
INTERNATIONAL APPLICATION NO.: PCT/JP04/01487
INTERNATIONAL FILING DATE: February 12, 2004
FOR: RECEIVER CIRCUIT AND RADIO COMMUNICATION TERMINAL APPARATUS

**REQUEST FOR PRIORITY UNDER 35 U.S.C. 119
AND THE INTERNATIONAL CONVENTION**

Commissioner for Patents
Alexandria, Virginia 22313


Sir:

In the matter of the above-identified application for patent, notice is hereby given that the applicant claims as priority:

<u>COUNTRY</u>	<u>APPLICATION NO</u>	<u>DAY/MONTH/YEAR</u>
Japan	2003-033258	12 February 2003

Certified copies of the corresponding Convention application(s) were submitted to the International Bureau in PCT Application No. PCT/JP04/01487. Receipt of the certified copy(s) by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.

Respectfully submitted,
OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Gregory J. Maier
Attorney of Record
Registration No. 25,599
Surinder Sachar
Registration No. 34,423

Customer Number

22850

(703) 413-3000
Fax No. (703) 413-2220
(OSMMN 08/03)

BEST AVAILABLE COPY

Rec'd PCT/PTO 01 OCT 2004

12. 2. 2004

日本国特許庁
JAPAN PATENT OFFICE

10/509889

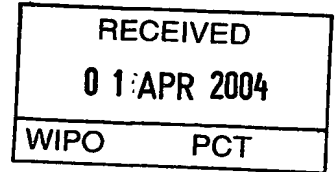
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 2月12日

出願番号
Application Number: 特願2003-033258
[ST. 10/C]: [JP2003-033258]

出願人
Applicant(s): ソニー・エリクソン・モバイルコミュニケーションズ株式会社

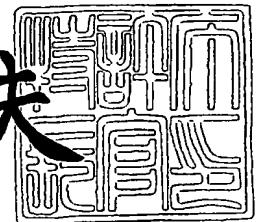


PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2004年 3月18日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



出証番号 出証特2004-3021765

【書類名】 特許願

【整理番号】 0200096202

【あて先】 特許庁長官 殿

【国際特許分類】 H04B 1/18

【発明者】

 【住所又は居所】 東京都港区港南 1 丁目 8 番 1 5 号 ソニー・エリクソン
 ・モバイルコミュニケーションズ株式会社内

 【氏名】 高木 光太郎

【特許出願人】

 【識別番号】 501431073

 【氏名又は名称】 ソニー・エリクソン・モバイルコミュニケーションズ株
 式会社

【代理人】

 【識別番号】 100098350

 【弁理士】

 【氏名又は名称】 山野 睦彦

 【電話番号】 0466-28-6817

【手数料の表示】

 【予納台帳番号】 054254

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 0202008

【プルーフの要否】 要

【書類名】

明細書

【発明の名称】 受信回路及び無線通信端末装置

【特許請求の範囲】

【請求項 1】

低雑音増幅器及び直交復調器を備えた受信回路であって、
前記低雑音増幅器として、バイアス電流の制御により選択的に動作可能な低ゲインの低雑音増幅器及び高ゲインの低雑音増幅器とを備え、
前記高ゲインの低雑音増幅器の出力と前記直交復調器とを直列容量にて結合するとともに、前記低ゲインの低雑音増幅器の出力と前記直交復調器とを直結したことを特徴とする受信回路。

【請求項 2】

前記高ゲインの低雑音増幅器の動作時、その DC バイアス電流を前記直交復調器の DC バイアス電流とは独立に流し、前記低ゲインの低雑音増幅器の動作時、その DC バイアス電流を前記直交復調器の DC バイアス電流と共用することを特徴とする請求項 1 記載の受信回路。

【請求項 3】

前記高ゲインの低雑音増幅器と低ゲインの低雑音増幅器とはそれぞれ 1 対の差動接続されたトランジスタを有し、

前記低ゲインの低雑音増幅器の 1 対のトランジスタのエミッタ間に第 1 及び第 2 の誘導性素子が直列に接続されるとともに、この両端にそれぞれ第 3 及び第 4 の誘導性素子を介して、前記高ゲインの低雑音増幅器の 1 対のトランジスタのエミッタに接続されたことを特徴とする請求項 1 記載の受信回路。

【請求項 4】

前記第 1 から第 4 の誘導性素子は、最外部の第 1 の端子から螺旋状にうずを小さくしていき、次いでその螺旋の隙間を縫ってうずを大きくしていき、最外部の第 2 の端子に戻る 1 個のインダクタにより構成され、インダクタの最内部とそれぞれ前記第 1 及び第 2 の端子との中間にある 2 つの位置から第 3 及び第 4 の端子を引き出すとともに、インダクタの最内部の位置から第 5 の端子を引き出し、前記第 1 及び第 2 の端子をそれぞれ前記低ゲインの低雑音増幅器の 1 対のトランジ

スタのエミッタに接続するとともに、前記第3及び第4の端子をそれぞれ前記高ゲインの低雑音増幅器の1対のトランジスタのエミッタに接続し、前記第5の端子を抵抗経由で接地したことを特徴とする請求項3記載の受信回路。

【請求項5】

前記直交復調器は、それぞれIチャネル及びQチャネル用に2つのギルバート・セル回路およびそれぞれのギルバート・セル回路に直流バイアスを与える電流源を有し、

第1のギルバート・セル回路は、第1の差動対のトランジスタと第2の差動対のトランジスタを有し、第1の差動対のトランジスタのエミッタは直結され選択的に前記自己の電流源及び前記低ゲインの低雑音増幅器の1対のトランジスタの一方のコレクタに接続され、第2の差動対のトランジスタのエミッタは直結され選択的に前記自己の電流源及び前記低ゲインの低雑音増幅器の1対のトランジスタの他方のコレクタに接続され、

第2のギルバート・セル回路は、第3の差動対のトランジスタと第4の差動対のトランジスタを有し、第3の差動対のトランジスタのエミッタは直結され選択的に前記自己の電流源及び前記低ゲインの低雑音増幅器の1対のトランジスタの一方のコレクタに接続され、第4の差動対のトランジスタのエミッタは直結され選択的に前記自己の電流源及び前記低ゲインの低雑音増幅器の1対のトランジスタの他方のコレクタに接続された

ことを特徴とする請求項3記載の受信回路。

【請求項6】

ICチップで構成されたことを特徴とする請求項1～4のいずれかに記載の受信回路。

【請求項7】

低雑音増幅器及び直交復調器を備えた受信回路と、

受信信号のレベルを検出する受信レベル検出手段と、

この受信レベル検出手段の出力に応じて前記受信回路の制御を行う制御手段とを備え、

前記低雑音増幅器として、バイアス電流の制御により選択的に動作可能な低ゲ

インの低雑音増幅器及び高ゲインの低雑音増幅器とを備え、前記高ゲインの低雑音増幅器の出力と前記直交復調器とを直列容量にて結合するとともに、前記低ゲインの低雑音増幅器の出力と前記直交復調器とを直結し、

前記制御手段は、前記受信信号のレベルが高いときに前記低雑音増幅器として低ゲインの低雑音増幅器を動作させ、前記受信信号のレベルが低いときに前記低雑音増幅器として高ゲインの低雑音増幅器を動作させるよう前記受信回路を制御することを特徴とする無線通信端末装置。

【請求項 8】

前記高ゲインの低雑音増幅器の動作時、その DC バイアス電流を前記直交復調器の DC バイアス電流とは独立に流し、前記低ゲインの低雑音増幅器の動作時、その DC バイアス電流を前記直交復調器の DC バイアス電流と共用することを特徴とする請求項 7 記載の無線通信端末装置。

【請求項 9】

前記高ゲインの低雑音増幅器と低ゲインの低雑音増幅器とはそれぞれ 1 対の差動接続されたトランジスタを有し、

前記低ゲインの低雑音増幅器の 1 対のトランジスタのエミッタ間に第 1 及び第 2 の誘導性素子が直列に接続されるとともに、この両端にそれぞれ第 3 及び第 4 の誘導性素子を介して、前記高ゲインの低雑音増幅器の 1 対のトランジスタのエミッタに接続されたことを特徴とする請求項 7 記載の無線通信端末装置。

【請求項 10】

前記第 1 から第 4 の誘導性素子は、最外部の第 1 の端子から螺旋状にうずを小さくしていき、次いでその螺旋の隙間を縫ってうずを大きくしていき、最外部の第 2 の端子に戻る 1 個のインダクタにより構成され、インダクタの最内部とそれぞれ前記第 1 及び第 2 の端子との中間にある 2 つの位置から第 3 及び第 4 の端子を引き出すとともに、インダクタの最内部の位置から第 5 の端子を引き出し、前記第 1 及び第 2 の端子をそれぞれ前記低ゲインの低雑音増幅器の 1 対のトランジスタのエミッタに接続するとともに、前記第 3 及び第 4 の端子をそれぞれ前記高ゲインの低雑音増幅器の 1 対のトランジスタのエミッタに接続し、前記第 5 の端子を抵抗経由で接地したことを特徴とする請求項 9 記載の無線通信端末装置。

【請求項 11】

前記直交復調器は、それぞれ I チャネル及び Q チャネル用に 2 つのギルバート・セル回路およびそれぞれのギルバート・セル回路に直流バイアスを与える電流源を有し、

第 1 のギルバート・セル回路は、第 1 の差動対のトランジスタと第 2 の差動対のトランジスタを有し、第 1 の差動対のトランジスタのエミッタは直結され選択的に前記自己の電流源及び前記低ゲインの低雑音増幅器の 1 対のトランジスタの一方のコレクタに接続され、第 2 の差動対のトランジスタのエミッタは直結され選択的に前記自己の電流源及び前記低ゲインの低雑音増幅器の 1 対のトランジスタの他方のコレクタに接続され、

第 2 のギルバート・セル回路は、第 3 の差動対のトランジスタと第 4 の差動対のトランジスタを有し、第 3 の差動対のトランジスタのエミッタは直結され選択的に前記自己の電流源及び前記低ゲインの低雑音増幅器の 1 対のトランジスタの一方のコレクタに接続され、第 4 の差動対のトランジスタのエミッタは直結され選択的に前記自己の電流源及び前記低ゲインの低雑音増幅器の 1 対のトランジスタの他方のコレクタに接続され、

前記制御手段は、前記第 1 および第 2 のギルバート・セル回路の前記電流源を、前記高ゲインの低雑音増幅器が動作するとき能動化され、前記低ゲインの低雑音増幅器が動作するとき不能化する

ことを特徴とする請求項 9 記載の無線通信端末装置。

【請求項 12】

IC チップで構成されたことを特徴とする請求項 7～10 のいずれかに記載の無線通信端末装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、無線通信端末装置及びその受信回路、特に（但し限定する意味でなく）デジタル無線通信端末用受信系 RF チップに関する。

【0002】

【従来の技術】

図1に、従来のダイレクトコンバージョン受信機(DCR: Direct Conversion Receiver)を含む無線通信端末の本発明関連部分の構成を示す。この構成において、特に、第3世代携帯電話(3G)に代表される符号分割多元接続方式(CDMA: Code Division Multiple Access)を用いた通信システムでは、それぞれ異なる周波数を持つ受信(RX)信号と送信(TX)信号が同時に入出力されるため、自局のTX信号がRX側に漏洩し、様々な形で受信特性を劣化させる。この問題を解決するために、デュープレクサ(DUP)12の送信回路13から受信回路(RX Chip)14へのアイソレーション特性の改善が必要となる上に、低雑音増幅器(LNA: Low Noise Amplifier)と直交復調器(Quad_Mixer)間に帯域通過フィルタ(BPF: Band Pass Filter)15を挿入してTX帯域の信号レベルを抑圧する必要がある。

【0003】

一方、希望受信信号レベルが高いときには、上記のTX漏洩による妨害は無視できるが、逆に希望信号による回路的な飽和が問題となるため、希望受信信号レベルが高いときのみLNAのゲインを下げるか、あるいはLNAをスルーさせることにより、直交復調器以降の回路に入力される信号レベルを下げる必要がある。

【0004】**【発明が解決しようとする課題】**

上記のようなDCRシステムでは、TX信号が漏洩して直交復調器以降に入力されることを防ぐために、上記のようなBPF15を挿入しなければならない。通常、受信回路14はIC(集積回路)チップで構成される。これに対し、BPFにはSAWフィルタが使用されるので、BPF15がチップの外付け部品となり、DCRが実現しようとする省スペース、部品削減の要請に相反する。DCRの優位性を生かすには、このBPFを使用すること無く、TXの漏洩信号による受信特性劣化を回避しなければならない。

【0005】

より具体的には、図2(a)に示すように、TXの信号が漏洩し、LNA、直

交復調器に入力されると、図2 (b) に示すようにCDMA変調信号の2次歪が直接ベースバンド帯域に重なる。これは希望信号にとっては雑音となるため、C/Nの劣化につながる。なお、図2 (c) の式において、 $f(t)$ は自局TX変調信号、 $\sin \omega_{TX}$ はTX搬送波、 a_0 はDCオフセット、 a_1 はLNAゲイン、 $a_2 \dots a_n$ はそれぞれn次高調波歪みの係数、 $g(t)$ はLNAの出力信号を表している。

【0006】

希望信号入力が高い場合に、図3に示されるようなゲイン制御付き差動LNA回路でLNAのゲイン切り換えを行うことも考えられる。この場合、後段へ入力される信号レベルは低減されるが、LNA自身の強入力耐性 (IIP3 (3 order Input Intercept Point) 等) は改善されないという問題がある。

【0007】

図4に示すような入出力スルー型LNAゲイン切り換え回路によれば、希望信号入力の強度に応じてスイッチSW1～SW4を切り換えることにより、希望信号入力が高い場合にLNAの入出力をスルーすることができる。しかし、この回路方式では、入力を減衰させるのみであるため、高ゲインとゲイン配分の自由度がないという問題がある。すなわち、スイッチSW3とSW4をonにした通過パスはスイッチの挿入損失とマッチング回路の不整合損失とを含むとともに、この構成には能動回路がないので正のゲインを持たせることができない。

【0008】

本発明はこのような背景においてなされたものであり、その目的は、良好な受信特性、及び低雑音増幅器の強入力耐性を有するとともに、LNAのゲイン配分に自由度を持たせることができる受信回路およびこれを用いた無線通信端末を提供することにある。

【0009】

【課題を解決するための手段】

低雑音増幅器及び直交復調器を備えた受信回路であって、前記低雑音増幅器として、バイアス電流の制御により選択的に動作可能な低ゲインの低雑音増幅器及び高ゲインの低雑音増幅器とを備え、前記高ゲインの低雑音増幅器の出力と前記

直交復調器とを直列容量にて結合するとともに、前記低ゲインの低雑音増幅器の出力と前記直交復調器とを直結したことを特徴とする。

【0 0 1 0】

高ゲインの低雑音増幅器が動作するよう選択されているとき、高ゲインの低雑音増幅器の出力と直交復調器とが直列容量にて結合されるので、低雑音増幅器で発生した 2 次歪成分が直交復調器に入力されないよう除去される。

【0 0 1 1】

この受信回路において、前記高ゲインの低雑音増幅器の動作時、その DC バイアス電流を前記直交復調器の DC バイアス電流とは独立に流し、前記低ゲインの低雑音増幅器の動作時、その DC バイアス電流を前記直交復調器の DC バイアス電流と共用されることが好ましい。これにより、低ゲインの低雑音増幅器が動作するよう選択されているとき、受信回路による消費電流が低減される。

【0 0 1 2】

前記受信回路において、前記高ゲインの低雑音増幅器と低ゲインの低雑音増幅器とはそれぞれ 1 対の差動接続されたトランジスタを有し、前記低ゲインの低雑音増幅器の 1 対のトランジスタのエミッタ間に第 1 及び第 2 の誘導性素子が直列に接続されるとともに、この両端にそれぞれ第 3 及び第 4 の誘導性素子を介して、前記高ゲインの低雑音増幅器の 1 対のトランジスタのエミッタに接続される構成とすることができる。これにより、ゲインの異なる一方の低雑音増幅器の差動誘導性素子を他方の低雑音増幅器の一部の誘導性素子として共用することができる。

【0 0 1 3】

前記第 1 から第 4 の誘導性素子は、最外部の第 1 の端子から螺旋状にうずを小さくしていき、次いでその螺旋の隙間を縫ってうずを大きくしていき、最外部の第 2 の端子に戻る 1 個のインダクタにより構成され、インダクタの最内部とそれぞれ前記第 1 及び第 2 の端子との中間にある 2 つの位置から第 3 及び第 4 の端子を引き出すとともに、インダクタの最内部の位置から第 5 の端子を引き出し、前記第 1 及び第 2 の端子をそれぞれ前記低ゲインの低雑音増幅器の 1 対のトランジスタのエミッタに接続するとともに、前記第 3 及び第 4 の端子をそれぞれ前記高

ゲインの低雑音増幅器の1対のトランジスタのエミッタに接続し、前記第5の端子を抵抗経由で接地した構成とすることができる。これにより、受信回路をICチップとして構成したときの第1～第4の誘導性素子の占有面積が低減される。

【0014】

本発明による無線通信端末装置は、低雑音増幅器及び直交復調器を備えた受信回路と、受信信号のレベルを検出する受信レベル検出手段と、この受信レベル検出手段の出力に応じて前記受信回路の制御を行う制御手段とを備え、前記低雑音増幅器として、バイアス電流の制御により選択的に動作可能な低ゲインの低雑音増幅器及び高ゲインの低雑音増幅器とを備え、前記高ゲインの低雑音増幅器の出力と前記直交復調器とを直列容量にて結合するとともに、前記低ゲインの低雑音増幅器の出力と前記直交復調器とを直結し、前記制御手段は、前記受信信号のレベルが高いときに前記低雑音増幅器として低ゲインの低雑音増幅器を動作させ、前記受信信号のレベルが低いときに前記低雑音増幅器として高ゲインの低雑音増幅器を動作させるよう前記受信回路を制御することを特徴とする。

【0015】

この構成により、基地局に近い状態にあるとき、すなわち受信信号レベルが規定レベルより高いとき、LNAを低ゲインに設定することにより、低消費電力化が実現する。LNAを低ゲインに切り換える受信信号規定レベルを、端末の平均受信電力以下に設定すれば、端末の平均的な消費電力の低減につながる。また、無線通信端末が基地局から遠い状態にあるとき、すなわち受信信号レベルが規定レベルより低いとき、LNAを高ゲインに設定し、このときLNAと直交復調器とを直流容量で結合することにより、LNAで発生する2次歪成分が直交復調器に入力されないよう除去できる。

【0016】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照して詳細に説明する。

【0017】

図5に、符号分割多元接続方式(CDMA: Code Division Multiple Access)を用いた無線通信システムに適したダイレクトコンバージョン受信機(DCR)

を内蔵したデジタル無線通信端末の本発明関連部分の構成例を示す。

【0018】

この無線通信端末は、送信回路63、受信回路64、アンテナ61、このアンテナを送受信に共用するためのデュプレクサ62、受信信号レベルを検出する信号レベル検出部67、この信号レベル検出部67の出力に基づいて受信回路64の動作を制御する制御部66を有する。

【0019】

受信回路64は、ICチップで構成され、ゲインの異なる2つのLNA71、72、LNA72の出力に直列に接続されるキャパシタ73、LNA70、72の出力を復調する直交復調器80、局部発信器77、ベースバンドフィルタ(BBF)81、84、DCオフセット補償回路82、83、増幅器85、86を有する。直交復調器80は、それぞれIチャネル及びQチャネル用のミキサ74、75、及び局部発信器77の発信信号を受けて所定の位相差の信号をミキサ74、75に供給する位相器76を有する。

【0020】

図6(a)及び図6(b)に、それぞれ、従来と本実施の形態のダイレクトコンバージョン受信機の概略構成を抜粋して示す。図6(a)の従来構成ではLNA51と直交復調器(ミキサ53、54を含む)とをオフチップBPFで接続しているが、図6(b)の本実施の形態では、オフチップBPFを不要とし、LNA(LNA71、72を含む)と直交復調器80(ミキサ74、75を含む)とをICチップ内部で直結している(但し、直交復調器80とLNA72の間は直列容量であるキャパシタ73a、73bを介挿している。)また、受信回路14内部の回路は差動(differential)構成が好ましいため、LNA71、72もシングル(single)構成から差動構成に変更している。

【0021】

図7に、低雑音増幅器(LNA)70及び直交復調器80の具体的な回路構成の例を制御部66のブロックとともに示す。制御部66は、LNA70及び直交復調器80のDCバイアス生成及び制御を行う回路ブロックである。

【0022】

LNA 70は、選択的に動作するよう制御される2つの差動増幅器71, 72からなる。第1の差動増幅器71は、トランジスタQ1, Q2、インダクタ（誘導性素子）L1, L2, L3, L4、キャパシタC4, C6、抵抗R6, R8からなる。トランジスタQ1, Q2のコレクタは直交復調器80に直結されている。第2の差動増幅器72は、トランジスタQ4, Q3、インダクタンスL2, L3、キャパシタC3, C5、抵抗R4, R7からなる。トランジスタQ4, Q3のコレクタは、それぞれインダクタL5, L6を介して電源電圧Vccに接続されるとともに、キャパシタC1, C2（図6の73a, 73bに対応）を介して直交復調器80に接続される。トランジスタQ1, Q4の各ベースには、端子P1からそれぞれキャパシタC4, C3を介して受信信号RF IN+が印加される。トランジスタQ2, Q3の各ベースには、端子P2からそれぞれキャパシタC6, C5を介して受信信号RF IN-が印加される。インダクタL2, L3は両差動増幅器71, 72に共用され、その接合点は抵抗R5経由で接地される。トランジスタQ1, Q2, Q3, Q4の各ベースは、また、それぞれ抵抗R6, R8, R7, R4を介してバイアス端子P4, P5, P6, P3に接続される。端子P3, P6は制御部66の端子B3に接続され、端子P4, P5は制御部66の端子B4に接続される。

【0023】

直交復調器80は、それぞれIチャネル及びQチャネル用に2つのギルバート・セル（Gilbert Cell）801, 802を有する。直交復調器80は、図の左右でIチャネルとQチャネルの部分に分かれる。

【0024】

ギルバート・セル801は、第1の差動対のトランジスタQ11, Q12と第2の差動対のトランジスタQ10, Q9を有する。第1の差動対のトランジスタQ11, Q12のエミッタは直結され、電流源を構成するトランジスタQ13のコレクタ及び前記LNA 70のトランジスタQ1のコレクタに接続される。第2の差動対のトランジスタQ10, Q9のエミッタは直結され、電流源を構成するトランジスタQ14のコレクタ及び前記LNA 70のトランジスタQ2のコレクタに接続される。第1の差動対のトランジスタQ11, Q12のベースは抵抗R

13を介して端子P11に接続され、この端子P11は制御部66の端子B1に接続される。第2の差動対のトランジスタQ10, Q9のベースは抵抗R12を介して端子P11に接続される。トランジスタQ10, Q11のベースはキャパシタC8を介して端子P7に接続され、トランジスタQ9, Q12のベースはキャパシタC7を介して端子P8に接続される。端子P7, P8にはIチャンネルの局部発振信号(Ich Local IN)が入力される。さらにトランジスタQ10, Q12のコレクタは、並列接続された抵抗R1及びキャパシタC14を介して電源電圧Vccに接続される。トランジスタQ9, Q11のコレクタは、並列接続された抵抗R2及びキャパシタC13を介して電源電圧Vccに接続される。トランジスタQ10, Q12のコレクタは端子P13に接続され、ここからIOUT+信号が出力される。トランジスタQ9, Q11のコレクタは端子P14に接続され、ここからIOUT-信号が出力される。

【0025】

同様に、ギルバート・セル802は、第3の差動対のトランジスタQ7, Q8と第4の差動対のトランジスタQ6, Q5を有する。第3の差動対のトランジスタQ7, Q8のエミッタは直結され、電流源を構成するトランジスタQ15のコレクタ及び前記LNA70のトランジスタQ1のコレクタに接続される。第4の差動対のトランジスタQ6, Q5のエミッタは直結され、電流源を構成するトランジスタQ16のコレクタ及び前記LNA70のトランジスタQ2のコレクタに接続される。第3の差動対のトランジスタQ7, Q8のベースは抵抗R13を介して端子P11に接続され、この端子P11は制御部66の端子B1に接続される。第4の差動対のトランジスタQ6, Q5のベースは抵抗R11を介して端子P12に接続される。トランジスタQ6, Q7のベースはキャパシタC9を介して端子P10に接続され、トランジスタQ5, Q8のベースはキャパシタC10を介して端子P9に接続される。端子P10, P9にはQチャンネルの局部発振信号(Qch Local IN)が入力される。さらにトランジスタQ6, Q8のコレクタは、並列接続された抵抗R9及びキャパシタC11を介して電源電圧Vccに接続される。トランジスタQ5, Q7のコレクタは、並列接続された抵抗R3及びキャパシタC12を介して電源電圧Vccに接続される。トランジスタQ6, Q8

のコレクタは端子P15に接続され、ここからQOUT+信号が出力される。トランジスタQ5, Q7のコレクタは端子P16に接続され、ここからQOUT-信号が出力される。

【0026】

それぞれ電流源を構成するトランジスタQ13, Q14, Q15, Q16は、制御部66内の回路と共にカレントミラー回路を構成し、各トランジスタのベースに接続された端子P13は制御部66の端子B2に接続される。

【0027】

次に、図7の回路の動作を説明する。

【0028】

[1] 希望受信信号のレベルが低い場合

信号レベル検出部67(図5)はベースバンド(BB)で信号レベル測定を行っている。この信号レベル検出部67からの出力に応じて、制御部66は、信号レベルが低い場合、ゲインを高くするような制御信号をLNA70に対して出力する。すなわち、制御部66内部の端子B3に接続されたカレントミラー用の基準電流源回路(図示せず)がonするとともに、端子B4に接続されたカレントミラー用基準電流源回路(図示せず)はoffとなる。その結果、制御部66内部のカレントミラー基準電流源回路と端子B3から端子P3, P6を介したトランジスタQ3, Q4とでカレントミラー回路が構成され、LNA72に所望のバイアス電流 I_H が流れる。この電流は、Vccから、インダクタL5, L6を介して供給される。(図7の直流電流表示は、差動の片方のchのみの表示。)トランジスタQ3, Q4は同時にLNAの増幅素子として動作し、端子P1, P2に入力されるRF信号電圧を電流に変換して増幅する。

【0029】

同じく信号レベルが低い場合、端子B4に接続された、制御部66内部のカレントミラー用基準電流源回路(図示せず)はoffになっているため、端子P4, P5を介して接続されるトランジスタQ1, Q2には電流が流れず、これらのトランジスタで形成されるLNA回路71は動作しない。また、同時に、端子B2に接続された制御部66内部のカレントミラー用基準電流源回路(図示せず)

が on し、この回路が端子 P 1 3 を介してトランジスタ Q 1 3 ~ Q 1 6 の各トランジスタにそれぞれ接続されることにより形成されるカレントミラー回路が動作し、Q 1 3 ~ Q 1 6 の 4 つのトランジスタは同一構成の定電流源として動作する。一方、端子 B 1 からは温度補償された一定の電圧が端子 P 1 1 及び P 1 2 を介して供給されるため、トランジスタ Q 5 ~ Q 1 2 で形成される 2 つのギルバート・セル回路には、それぞれ $2 I_0$ のバイアス電流が流れる。

【0030】

この状態のとき、トランジスタ Q 3, Q 4 で形成される LNA 7 2 は高ゲインでなければ成らない。従って、トランジスタ Q 3 及び Q 4 のエミッタにそれぞれ直列接続される電圧負帰還用インダクタ (Degeneration Inductor) L 2, L 3 は、LNA が良好な 3 次歪特性を保ちつつ高いゲインを得られるような値に設定される。また、インダクタ L 5 と L 6 は AC 的には負荷となり、トランジスタ Q 4, Q 5 のコレクタ側の容量 C_{cs} と直交復調器の入力容量とで形成される並列容量とで共振回路を形成する。この共振回路の共振周波数が RX 受信周波数と一致するようにインダクタ L 5 と L 6 の値が決められている。

【0031】

また、この状態のとき、通常、端末が基地局から遠い位置にあるため、上りチャンネル情報が十分に伝達する様に自局の送信電力は高く設定されている。つまり、図 2 で示す希望 RX 信号が低く、自局 TX 信号が高い状態にあるため、TX の 2 次歪成分の BB 帯域への折り返し雑音と希望信号による BB 信号成分との比 ($a_2 f^2(t)$ と $b_1 h(t)$ の電力比) が小さくなることが予想される。図 8 により LNA (特に Q 3, Q 4 を含む LNA 7 2) で発生する 2 次歪電流について説明する。ここで、自局 TX 信号の 2 次歪成分は、TX の BB 信号の二乗関数で表される。すなわち、 $V_{in}/2 = f(t) \sin \omega_{TX}$ ならば、2 次歪成分 I_{IM2} は次のようになる。

$$I_{IM2} = g_{m2} f^2(t)$$

【0032】

ここで、 g_{m2} は上記 a_2 と等価である。 $f(t)$ はベースバンド信号であり、RF 信号に比べて周波数が十分低いため、図 8 のキャパシタ C 1, C 2 により

カットできる。これによって、TXの2次歪雑音が受信BB信号に重なる量を低減する。一方、希望RX信号はRF帯域の信号なので、トランジスタQ3, Q4で増幅されたRX信号は、キャパシタC1, C2を介して次段の直交復調回路80へ供給される。

【0033】

なお、この動作状態で、LNA70及び直交復調器80に流れるDCバイアス電流はそれぞれ、 $2I_H$ 及び $4I_0$ であり、合計電流は $2I_H + 4I_0$ である。

【0034】

[2] 希望受信信号レベルが一定以上の高いレベルにある場合

信号レベルがある規定値以上に高い場合、信号レベル検出部67からの出力に応じて、制御部66はLNA70のゲインを低くするような制御信号をLNA70へ出力する。すなわち、制御部66は、端子B4に接続された内部のカレントミラー用の基準電流源回路がonする一方、端子B3に接続されたカレントミラー用基準電流源回路はoffとなる。その結果、制御部66内部のカレントミラー基準電流源回路とB4端子から端子P4, P5を介したトランジスタQ1, Q2とで形成される回路でカレントミラー回路が構成され、後述するような所望のバイアス電流が流れる。一方、このとき、直交復調器80では、端子B2に接続された内部のカレントミラー用の基準電流源回路がoffし、端子P13を介してトランジスタQ13~Q16にそれぞれ接続されることにより形成されるカレントミラー回路は動作しないため、これら4つのトランジスタQ13からQ16はoffの状態となり、DC電流は流れない。しかし、動作状態にあるLNA71のトランジスタQ1, Q2のコレクタは、トランジスタQ5~Q12で構成される2つのギルバート・セル801, 802にそれぞれキャパシタC1, C2の容量を介することなくDC的に接続されているため、これらのギルバート・セル回路には、LNA71用のトランジスタQ1, Q2を定電流源としたDCバイアス電流が流れる。制御部66内の基準電流源回路とトランジスタQ1, Q2で構成されるカレントミラー回路を、トランジスタQ1, Q2にそれぞれ $2I_0$ ずつ電流が流れるように設定しておけば、ギルバート・セル回路に必要なバイアス電流を流すことが出来る。

【0035】

また、トランジスタ Q1 及び Q2 は、それぞれ $2I_0$ の DC バイアス電流で駆動される差動 LNA としても動作し、端子 P1, P2 に入力される RF 信号電圧を電流に変換して増幅する。このとき、キャパシタ C1 と C2 を介してトランジスタ Q1, Q2 のコレクタ間に挿入されるインダクタ L5 と L6 は AC 的には、トランジスタ Q3, Q4 が高ゲイン LNA 72 として動作しているときと同様に負荷となり、コレクタ側の容量 Ccs と直交復調器 80 の入力容量とで形成される並列容量とで共振回路を形成する。前述のように、この共振回路の共振周波数が RX 受信周波数と一致するようにインダクタ L5 と L6 の値が決められている。この状態のとき、LNA 70 のゲインは、無線通信端末が基地局に最も近づき希望 RX 信号レベルが最大の状態においても、LNA 及び後段の回路が飽和状態に陥らない程度に絞る（低ゲインに設定）必要がある。そのために、トランジスタ Q1, Q2 のエミッタにそれぞれ接続されるインダクタは高ゲイン時より大きなインダクタンスが必要となる。そこで、インダクタ L1, L4 を高ゲイン時のインダクタ L2, L3 にそれぞれ直列接続することにより、この要請を満たしている。

【0036】

この状態のとき、端子 B3 に接続された制御部 66 内部のカレントミラー基準電流源回路は off になっているため、トランジスタ Q3, Q4 には電流が流れず、これらのトランジスタで形成される LNA 回路 72 は動作しない。

【0037】

また、この状態のときは、端末が基地局から比較的近い位置にあるため、送信電力を上げなくても上りチャンネル情報の伝達が可能である。つまり、図 2 (b) で示す希望 RX 信号が高く、自局 TX 信号が低い状態にあるため、TX の 2 次歪成分の BB 帯域への折り返し雑音と希望信号による BB 信号成分との比 ($a_2 f^2(t)$ と $b_1 h(t)$ の電力比) が大きくなる。従って、トランジスタ Q1, Q2 を含む低ゲイン用 LNA 71 では高ゲイン LNA 72 の様に容量結合により LNA で発生する 2 次歪信号を除去する必要はなく、低ゲイン用 LNA 71 を直流的に直交復調器 80 に直結できる。

【0038】

この動作状態で、LNA 70 及び直交復調器 80 に流れる DC バイアス電流はそれぞれ、 $4I_0$ 及び $4I_0$ であり、LNA 71 のトランジスタ Q1, Q2 のコレクタと直交変調器 80 を構成する 2 つのギルバート・セル 801, 802 の 8 つのトランジスタのエミッタ側は DC 的に直結されているので、合計電流は $4I_0$ である。これは、高ゲイン時の設定より I_H 分だけ少なく、消費電流の節約を可能にしていることが分かる。

【0039】

なお、インダクタ L1 ~ L4 は、図 9 に示すような、1 個のインダクタ（コイル）で構成することが出来る。（図 9 においてハッチングを施したラインはラインの交差による接続関係を明確化するためのものであり、それ以上の意味はない。）このインダクタは、端子 P91 から螺旋状にうずを小さくしていき、次いでその螺旋の隙間を縫ってうずを大きくしていき、最終的に端子 P91 に隣接する位置の端子 P92 に戻る。この経路は一筆書きができる 1 個の螺旋状の導電路により形成される。このような経路の所定の位置からタップ端子を引き出す。具体的には最内部中央の位置 n5 からタップ端子 P95 を引き出し、位置 n5 と最外の端子 P91, 95 との中間の位置（ここでは中心から 1 つ外周の経路の対称な位置 n3, n4）からそれぞれタップ端子 P93, P94 を引き出している。端子 P91 から n3 まではインダクタ L1、n3 から n5 まではインダクタ L2、n5 から n4 まではインダクタ L3、n4 から端子 P92 まではインダクタ L4 として機能する。すなわち、図 9 の端子 P91 及び P92 を図 7 のトランジスタ Q1 及び Q2 のエミッタに、また、図 9 の端子 P93 及び P94 を図 7 のトランジスタ Q3 及び Q4 のエミッタに、図 9 の P95 を図 7 の抵抗 R5 のホット側に、それぞれ接続すれば、見かけ上 1 本のインダクタ構成で 4 つのインダクタ L1 ~ L4 を実現することができる。これによりインダクタの占有面積が低減されるとともに、左右対称のコイル形状の対称位置からのタッピングにより、対となるインダクタの値（インダクタンス）を容易に整合させることができる。

【0040】

以上、本発明の好適な実施の形態について説明したが、上記で言及した以外に

も種々の変形、変更が可能である。

【0041】

【発明の効果】

本発明の受信回路によれば、低雑音増幅器を低ゲインに設定した場合には、低雑音増幅器（LNA）と直交復調器のバイアス電流が共用化されるので、低消費電力化が実現する。また、低雑音増幅器として、高ゲインと低ゲインの低雑音増幅器の2つの低雑音増幅器の一方を選択的に動作させるようにしたので、従来のゲイン制御付き差動LNA回路や入出力スルー型LNAゲイン切り換え回路の問題を解消することができる。

【0042】

本発明の受信回路を採用した本発明の無線通信端末では、基地局に近い状態にあるとき、すなわち受信信号レベルが規定レベルより高いとき、LNAを低ゲインに設定することにより、低消費電力化が実現する。LNAを低ゲインに切り換える受信信号規定レベルを、端末の平均受信電力以下に設定すれば、端末の平均的な消費電力の低減につながる。また、無線通信端末が基地局から遠い状態にあるとき、すなわち受信信号レベルが規定レベルより低いとき、LNAを高ゲインに設定し、このときLNAと直交復調器とを直流容量で結合することにより、LNAで発生する2次歪成分が直交復調器に入力されないよう除去できる。よって、良好な受信特性が得られる。

【0043】

本発明の受信回路はLNAと直交復調器を少なくともAC直結（低ゲイン時はDC直結）することが出来るので、ICチップ内に全ての回路を取り込むことが出来、DCRの利点を生かせる。

【0044】

受信回路のゲインの異なる2つのLNAの第1～第4の誘導性素子を1個の対称型インダクタで構成することにより、チップ上の誘導性素子の占有面積が節約できる。結果として、ダイサイズが小さくなりチップ単価が安くなる。

【図面の簡単な説明】

【図1】

従来のダイレクトコンバージョン受信機（DCR）を含む無線通信端末の本発明関連部分の構成を示すブロック図である。

【図 2】

従来のダイレクトコンバージョン受信機の 2 次ひずみにより受信特性劣化を説明するための図である。

【図 3】

ゲイン制御付き差動 LNA 回路の例を示す回路図である。

【図 4】

入出力スルー型 LNA ゲイン切り換え回路の例を示す回路図である。

【図 5】

本発明の実施の形態に係るダイレクトコンバージョン受信機（DCR）を内蔵したデジタル無線通信端末の本発明関連部分の構成例を示すブロック図である。

【図 6】

それぞれ、従来と本実施の形態のダイレクトコンバージョン受信機の概略構成を抜粋して示した図である。

【図 7】

低雑音増幅器（LNA）及び直交復調器の具体的な回路構成の例を制御部のブロックとともに示した回路図である。

【図 8】

図 7 の回路における LNA（特に LNA 72）で発生する 2 次歪電流についての説明図である。

【図 9】

図 7 に示したインダクタ L1～L4 を 1 個のインダクタ（コイル）で構成した例を示す図である。

【符号の説明】

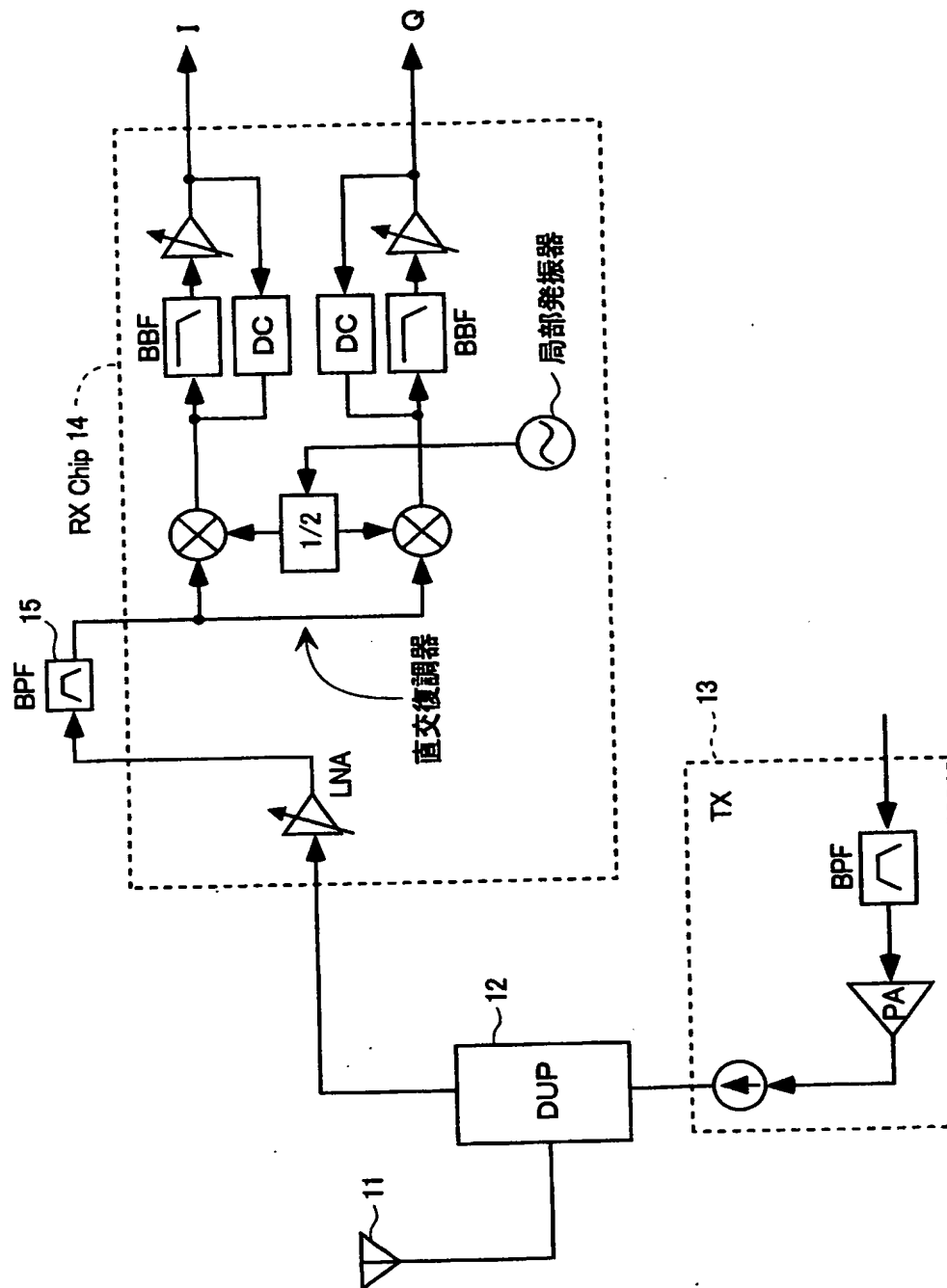
15…帯域通過フィルタ（BPF）、61…アンテナ、62…デュプレクサ（DUP）、63…送信（TX）回路、64…受信（RX）回路（ICチップ）、66…制御部、67…信号レベル検出部、70, 71, 72…低雑音増幅器（LNA）、74, 75…ミキサ、76…位相器、77…局部発振器、81, 84…

ベースバンドフィルタ (BBF)、82, 83…DCオフセット補償回路、85
, 86…増幅器、801, 802…ギルバート・セル回路

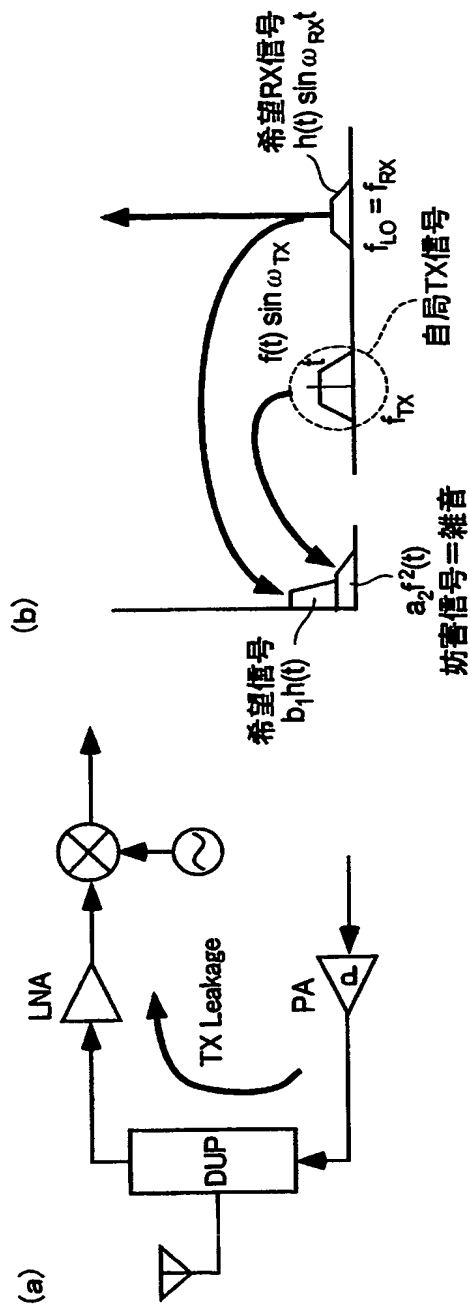
【書類名】

図面

【図 1】



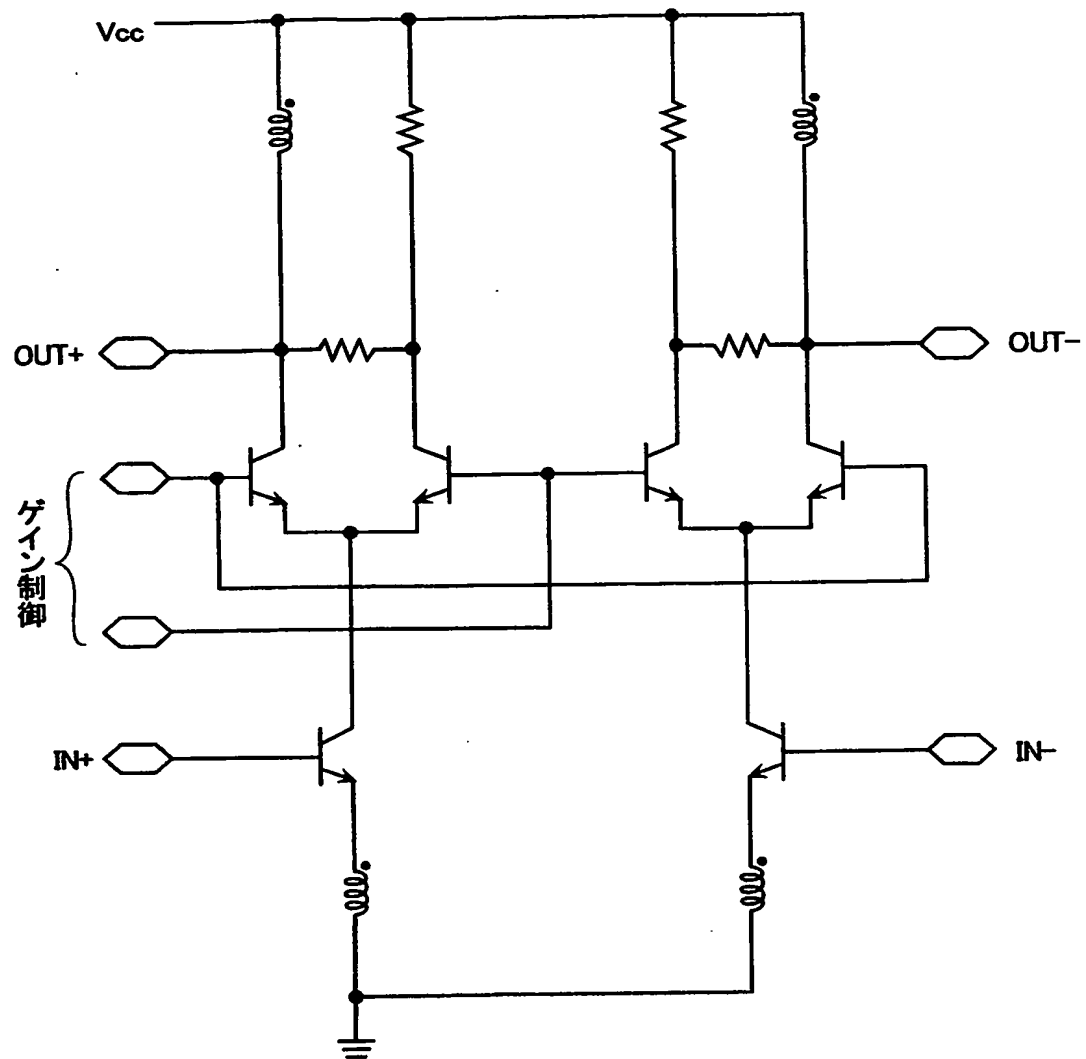
【図 2】



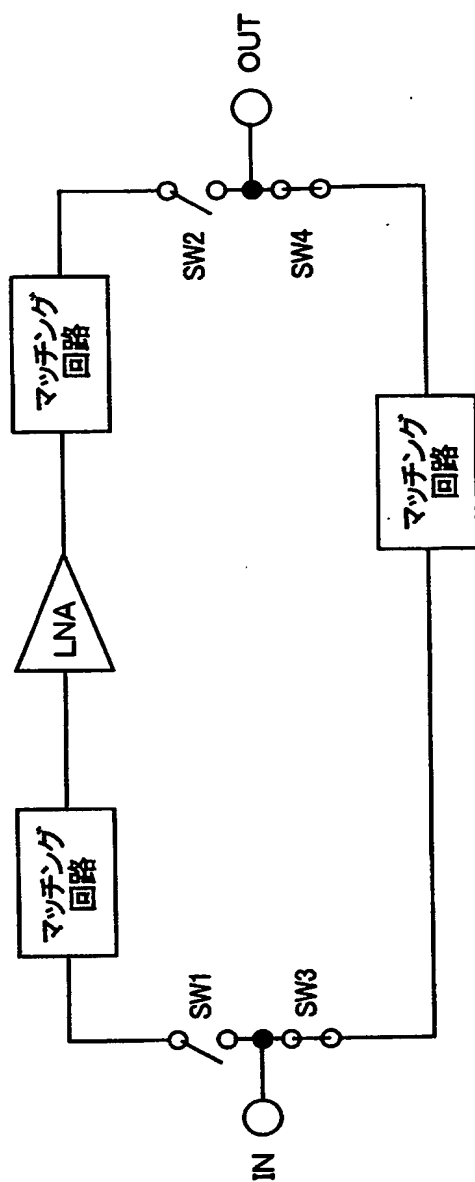
(c)

$$\begin{aligned}
 g(t) &= a_0 + a_1 f(t) \sin \omega_{TX} + a_2 (f(t) \sin \omega_{TX})^2 + \dots \\
 &= a_0 + a_1 f(t) \sin \omega_{TX} + a_2 f^2(t) (1 - \sin^2 \omega_{TX}) + \dots
 \end{aligned}$$

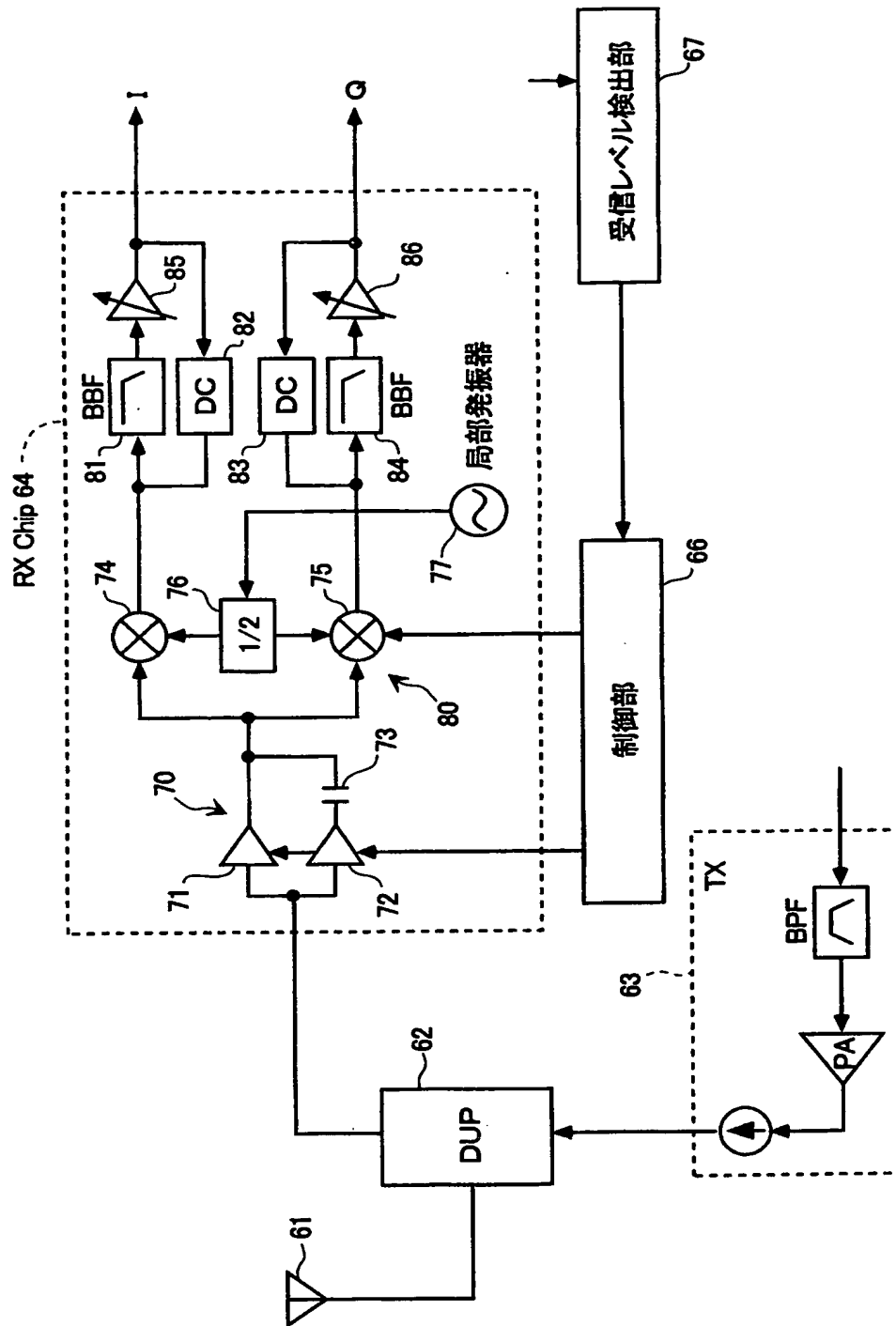
【図 3】



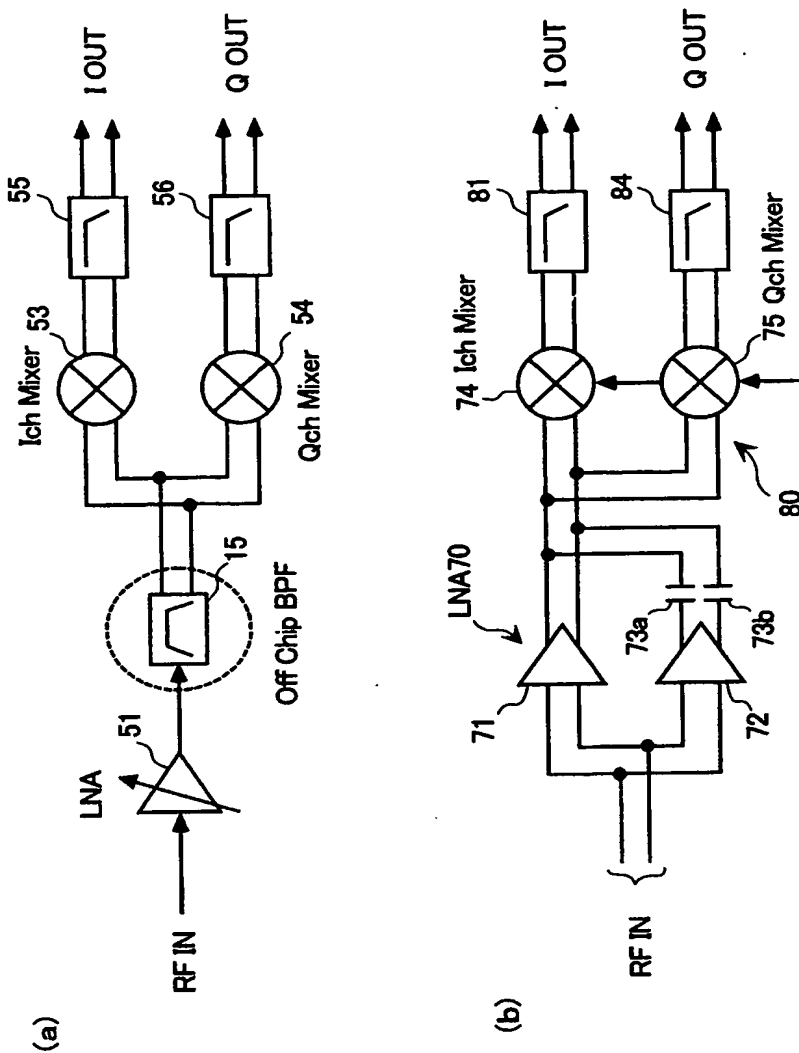
【図 4】



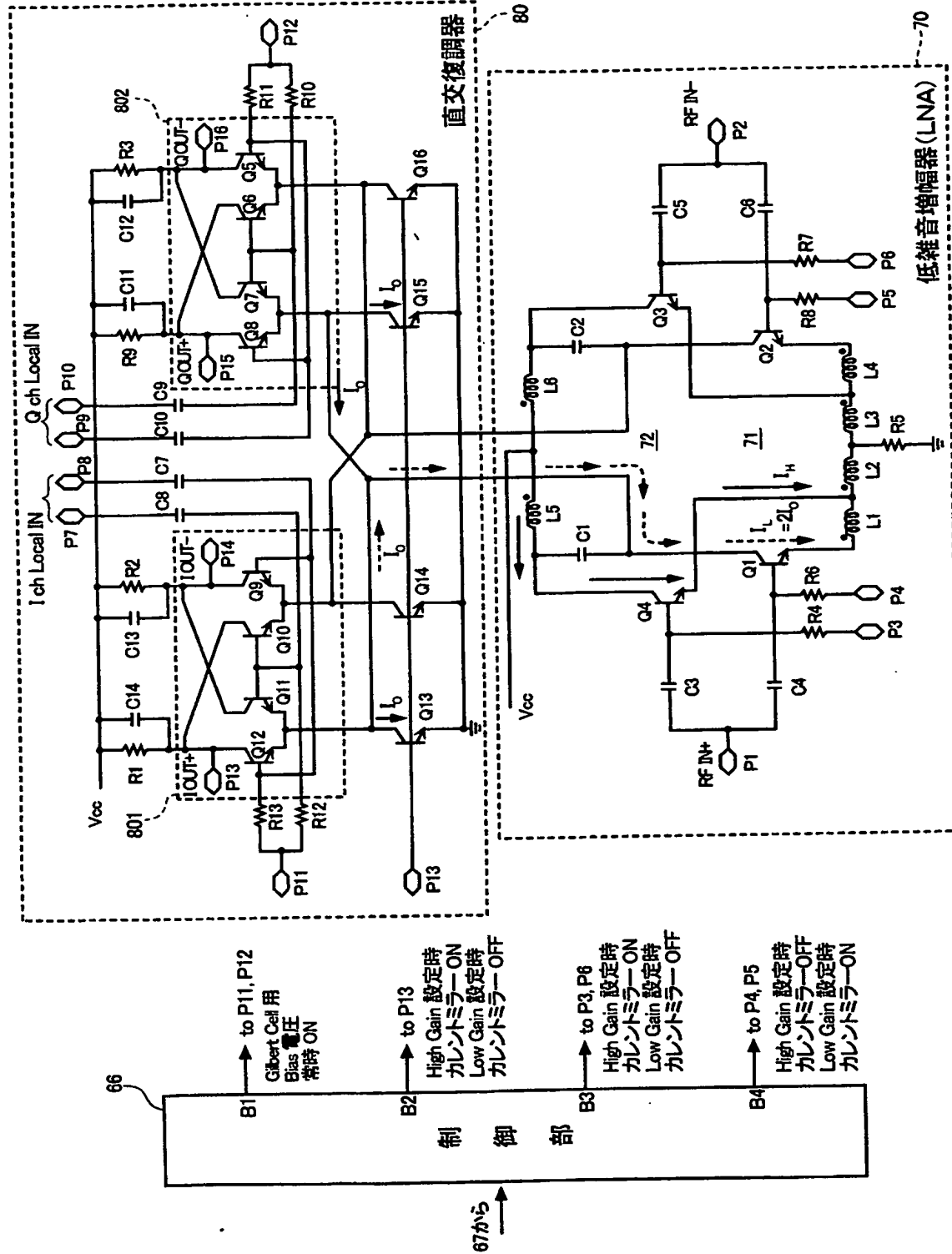
【図 5】



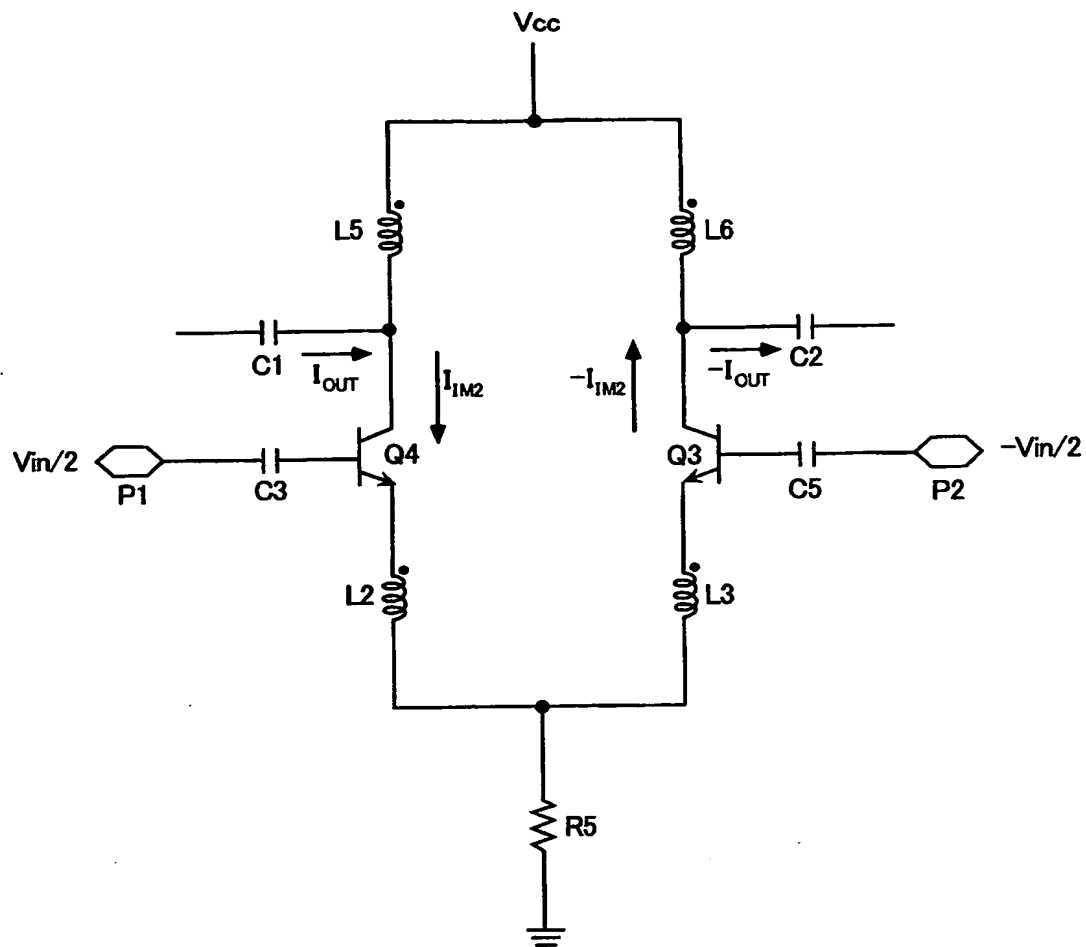
【図6】



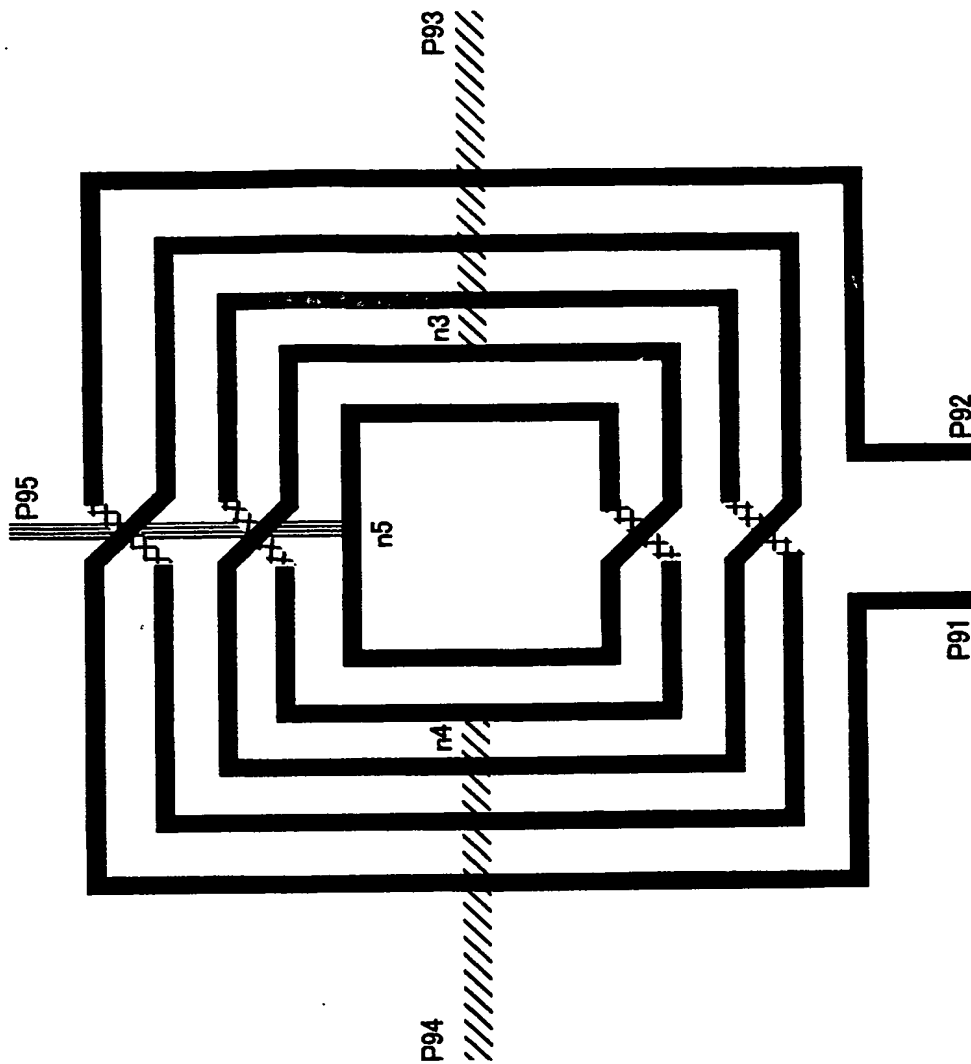
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 良好な受信特性、及び低雑音増幅器の強入力耐性を有するとともに、LNAのゲイン配分に自由度を持たせることができる受信回路およびこれを用いた無線通信端末を提供する。

【解決手段】 低雑音増幅器70として、バイアス電流の制御により選択的に動作可能な低ゲインの低雑音増幅器71及び高ゲインの低雑音増幅器72とを備え、低雑音増幅器72の出力と直交復調器80とを直列容量73にて結合するとともに、低雑音増幅器71の出力と直交復調器80とを直結する。制御部66は、受信信号のレベルが高いときに低雑音増幅器71を動作させ、受信信号のレベルが低いときに低雑音増幅器72を動作させるよう受信回路を制御する。低雑音増幅器72の動作時、そのDCバイアス電流を直交復調器80のDCバイアス電流とは独立に流し、低雑音増幅器71の動作時、そのDCバイアス電流を直交復調器と共用する。

【選択図】 図5

認定・付加情報

特許出願の番号

特願 2003-033258

受付番号

50300215762

書類名

特許願

担当官

第七担当上席

0096

作成日

平成15年 2月13日

<認定情報・付加情報>

【提出日】

平成15年 2月12日

次頁無

特願 2003-033258

出 願 人 履 歴 情 報

識別番号

[501431073]

1. 変更年月日

2001年11月 6日

[変更理由]

新規登録

住 所

東京都港区港南1丁目8番15号 Wビル

氏 名

ソニー・エリクソン・モバイルコミュニケーションズ株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☐ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.